

# DIG - Digitaltechnik

## DIG - Digital Circuit Theory

---

<b>General information</b>	
<b>Module Code</b>	DIG
<b>Unique Identifier</b>	DigTech-01-BA-M
<b>Module Leader(s)</b>	Prof. Dr. Jetzek, Ulrich (ulrich.jetzek@haw-kiel.de)
<b>Lecturer(s)</b>	Prof. Dr. Jetzek, Ulrich (ulrich.jetzek@haw-kiel.de)
<b>Offered in Semester</b>	Wintersemester 2018/19
<b>Module duration</b>	1 Semester
<b>Occurrence frequency</b>	Regular
<b>Module occurrence</b>	In der Regel jedes Semester
<b>Language</b>	Deutsch
<b>Recommended for international students</b>	No
<b>Can be attended with different study programme</b>	No

<b>Curricular relevance (according to examination regulations)</b>
Study Subject: B.Eng. - E - Elektrotechnik (PO 2017, V3) Study Specialization: Elektrische Energietechnik Module type: Pflichtmodul Semester: 3
Study Subject: B.Eng. - E - Elektrotechnik (PO 2017, V3) Study Specialization: Technische Informatik Module type: Pflichtmodul Semester: 3
Study Subject: B.Eng. - E - Elektrotechnik (PO 2017, V3) Study Specialization: Kommunikationstechnik und Embedded Systems Module type: Pflichtmodul Semester: 3
Study Subject: B.Eng. - Me (PO 2023) - Mechatronik (PO 2023, V4) Module type: Pflichtmodul Semester: 3
Study Subject: B.Eng. - Wing - Wirtschaftsingenieurwesen - Elektrotechnik (PO 2017, V1) Study Specialization: Kommunikationstechnik Module type: Pflichtmodul Semester: 3
Study Subject: B.Eng. - Wing - Wirtschaftsingenieurwesen - Elektrotechnik (PO 2017, V1) Study Specialization: Digitale Wirtschaft Module type: Wahlmodul Semester: 3, 4, 5, 6, 7
Study Subject: B.Eng. - Wing - Wirtschaftsingenieurwesen - Elektrotechnik (PO 2017, V1) Study Specialization: Nachhaltige Energiesysteme Module type: Wahlmodul Semester: 3, 4, 5, 6, 7
Study Subject: B.Sc. - INI - Informationstechnologie (PO 2017, V1) Module type: Pflichtmodul Semester: 2

<b>Qualification outcome</b>	
<i>Areas of Competence: Knowledge and Understanding; Use, application and generation of knowledge; Communication and cooperation; Scientific self-understanding / professionalism.</i>	
<p>Die Studierenden</p> <ul style="list-style-type: none"> <li>- verstehen die Gesetze und Regeln der Boole'schen Algebra</li> <li>- verstehen, was es bedeutet eine logische Funktion zu minimieren</li> <li>- kennen den Aufbau und die Funktionsweise der grundlegenden digitaltechnischen Bauelemente, wie z.B. Multiplexer, Decoder, Volladdierer.</li> <li>- verstehen den Aufbau und die Funktionsweise von Speicherelementen wie Latches und Flipflops</li> <li>- verstehen den Aufbau von Zustandsautomaten und ebenso, was eine Folgezustandstabelle und ein Zustandsdiagramm sind, und wofür diese gebraucht werden.</li> <li>- verstehen die wichtigsten Zahlensysteme (Dual-, Oktal-, Dezimal- und Hexadezimalsystem), wie man zwischen Zahlensystemen konvertiert und auch, wie man grundlegende Operationen wie Addition und Multiplikation im Dualsystem ausführt.</li> <li>- verstehen das Konzept der Hardwarebeschreibungssprache VHDL</li> </ul>	
<p>Die Studierenden erwerben die Fähigkeit</p> <ol style="list-style-type: none"> <li>1. Schaltungen der Digitaltechnik in ihrem Logik- und Zeitverhalten zu analysieren.</li> <li>2. digitaltechnische Schaltungen mit kombinatorischer und sequentieller Logik zu entwerfen</li> <li>3. Zustandsautomaten als Moore- oder Mealy-Automaten zu entwerfen.</li> <li>4. Schaltungen der Digitaltechnik in Form eines Schaltplans (schematic) zu entwerfen und auf einem FPGA zu implementieren.</li> <li>5. Schaltungen der Digitaltechnik zu simulieren, aufzubauen, zu testen und zu dokumentieren.</li> </ol>	
Die Studierenden lernen in diesem Modul problembezogene Aufgabenstellungen in kleinen Teams zu diskutieren und gemeinsam Lösungen zu erarbeiten.	
Die Studierenden lernen, wie man systematisch und strukturiert definierte Vorgaben in eine digitaltechnische Schaltung umsetzt.	

<b>Content information</b>	
<b>Content</b>	<ol style="list-style-type: none"> <li>1. Logische Funktionen (Boole'sche Algebra, Mimierung logischer Funktionen, KV-Diagramme)</li> <li>2. Datenpfadkomponenten (Multiplexer, Demultiplexer, Prioritätsencoder, Komparator, Halb- und Volladdierer, Ripple-Carry- und Carry-Look-Ahead-Addierer)</li> <li>3. Latches und Flipflops - Aufbau, Funktionsweise und Anwendungen</li> <li>4. Schieberegisterschaltungen</li> <li>5. Entwurf synchroner Zustandsautomaten</li> <li>6. Entwurf synchroner Zähler</li> <li>7. Zahlensysteme, Konvertierung zwischen Zahlensystemen, 1-er und 2-er-Komplement, Subtraktion mittels 2-er-Komplement</li> <li>8. Einführung in VHDL</li> <li>9. Einführung in Codes</li> <li>10. Technologien digitaler Bauelemente</li> <li>11. Programmierbare Logik (PLD, FPGA)</li> </ol>
<b>Literature</b>	<ol style="list-style-type: none"> <li>1. J. Reichardt: "Lehrbuch Digitaltechnik - Eine Einführung mit VHDL", Oldenbourg Verlag, 4. Auflage, 2016</li> <li>2. Weitowitz / Urbanski: „Digitaltechnik“, Springer Verlag, 5.Auflage, 2007</li> <li>3. Klaus Beuth: „Digitaltechnik“, Vogel, 13.Auflage, 2006</li> <li>4. Klaus Fricke: „Digitaltechnik“, Vieweg Verlag, 5.Auflage, 2007</li> <li>5. Tietze/Schenk: „Halbleiter-Schaltungstechnik“, Springer, 12. Auflage, 2002</li> </ol>

<b>Teaching formats of the courses</b>	
<b>Teaching format</b>	<b>SWS</b>
Labor	1
Übung	1
Lehrvortrag	2

<b>Workload</b>	
<b>Number of SWS</b>	4 SWS
<b>Credits</b>	5,00 Credits
<b>Contact hours</b>	48 Hours
<b>Self study</b>	102 Hours

<b>Module Examination</b>	
<b>Examination prerequisites according to exam regulations</b>	Alle Laborberichte müssen durch Testat anerkannt sein.
<b>DIG - Übung</b>	Method of Examination: Übung Weighting: 0% wird angerechnet gem. § 11 Absatz 2 PVO: Yes Graded: No
<b>DIG - Klausur</b>	Method of Examination: Klausur Duration: 120 Minutes Weighting: 100% wird angerechnet gem. § 11 Absatz 2 PVO: Yes Graded: Yes

<b>Miscellaneous</b>	
<b>Recommended Prerequisites</b>	Modul "Elektronik"